

Abridged Translation of JP-Sho-61/224391

(Jpn. Patent Laid-open Sho-61-224391)

Laid-open date: Oct. 6, 1986

Application Number: Sho-60-64516 (filing date: March 28, 1985)

Applicant: YAMATOYA COMPANY (Jpn. Tokyo)

1. Title of Invention

MANUFACTURING METHOD FOR PRINT WIRING BOARD AND
PRINT WIRING BOARD

3. Detailed Explanation of Invention

————※————※————※————※————※————※————※————

[Problem(s) to be Solved by the Invention]

In the prior art, the circuit was put on the substrate surface and formed thereon. Therefore the circuit projected from the substrate surface by a certain length. So the circuit was sometimes cut when contacting the other thing during the formation process of the print wiring board etc.

Thus according to the invention a recess with an arbitrary depth is formed on the preset circuit pattern and the circuit is formed in the recess.

[Embodiment of the Invention]

(1) As shown in Fig.1 (a), at first an electroless copper plating is performed on the whole surface (containing the recess region (3) and the through hole (4)) of the substrate (1) whose circuit pattern was recessed by the conventional art, and the electroless copper plating layer (2a) is formed on the whole surface of the substrate (1).

(2) As shown in Fig.1 (b), next, an ink regist (5) is applied to the non-recessed region (i.e., the whole region except the recess region (3) and the through hole (4)).

(3) As shown in Fig.1 (c), next, an electrolytic copper plating (2b) is performed on the whole surface of the substrate (1).

Now since the copper plating is not deposited on the application region of the ink regist (5), the electrolytic copper plating layer (2b) is formed only on the recess region (3) and the through hole (4).

(4) As shown in Fig.1 (d), next, the surface (10) of the substrate (1) is exposed by grinding etc, i.e., the electrolytic copper plating layer (2b) projecting from the surface (10) in the ink regist (5), the electroless copper plating layer (2a) and the recess region (3) is removed.

In this way the copper layer (2a, 2b), i.e., the circuit is formed within the recess region (3) mounted in the substrate (1) and doesn't project from the the substrate surface (10). So the breaking (disconnection) doesn't occur even if the the substrate surface (10) is rubbed, and the circuit (2) is solidly adhered to the substrate (1) and the circuit is not exfoliated, and the better quality and stability and the longer life of the print wiring board can be attained.

————※————※————※————※————※————※————※————※————

⑯ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭61-224391

⑬ Int.Cl.⁴

H 05 K 3/10
3/42

識別記号

厅内整理番号

6736-5F
6679-5F

⑭ 公開 昭和61年(1986)10月6日

審査請求 未請求 発明の数 2 (全3頁)

⑮ 発明の名称 プリント配線板の作成方法およびプリント配線板

⑯ 特願 昭60-64516

⑰ 出願 昭60(1985)3月28日

⑱ 発明者 沼倉巖 多摩市和田1716番地

⑲ 出願人 株式会社 ヤマトヤ商 東京都港区虎ノ門5-9-7
会

明細書

1. 発明の名称 プリント配線板の作成方法
およびプリント配線板

2. 特許請求の範囲

(1). 下記(イ)および(ロ)に記載のことがが作成工程に必ず含まれることを特徴とするプリント配線板の作成方法。

(イ)基板面にあらかじめ設定した回路パターン上を任意の深さに凹設せしめること。
(ロ)上記(イ)によって設けた凹域内に導電材を着装することにより回路を形成せしめること。

(2). 基板表面からその上面が突出しないようにして凹域内に回路が着装され形成されてなることを特徴とする上記(1)項に記載の工程を含む作成方法をもって作成されたプリント配線板。

3. 発明の詳細な説明

本発明は、プリント配線板の作成方法ならびに同方法をもって作成されたプリント配線板の提案に係り、詳しくは、回路を基板面に着装せず、

あらかじめ設定した回路パターン上に形成した凹域内に着装せしめることを特徴とするプリント配線板の作成方法およびそれによって作成されたプリント配線板の提案に関する。

プリント配線板の作成技術については、これまで多くの開発が成され、相応の成果を得てきている。

ところで、これまでに提案してきたプリント配線板について、回路と基板との関係をみてみると、基板面に回路を着装させ形成させるものである。

すなわち、基板面から回路が任意の高さ突出しているものであり、プリント配線板の作成作業中あるいは以後の取り扱い等において、他の物との接触等により、回路が断線を起してしまうということが少なくなかった。

また、その作成技術において、回路を如何に強固に基板面に固定させるかが大きな課題となっており、作成過程において、多少なりとも固定条件に不充分なところがあつたりすると、基板から回

路がはく離してしまうという事故に見舞われると
いう厄介な問題を抱えている。

しかるに、以上に述べた問題は、突き詰めれば、
基板面に回路を乗装させるという構造を取ってい
ることに原因が求められる。

そこで、本発明では、基板面に回路を乗装させ
るという従来の観念を払しょくし、あらかじめ設
定した回路パターン上に任意の深さの凹みを形成
し、その凹みに回路を形成させるという、全く新
しい手法をもってプリント配線板を作成させるよ
うになし、上述の問題の根本解決を図るものであ
る。

基板面にあらかじめ設定した回路パターン上を
任意の深さに凹設せしめることは、公知の技術を
応用すればよい。

すなわち、その回路パターンに相当するプレス
型を作り、それによってプラスチック基板をプレ
ス成型すること、あるいは数値制御機構をもって
光学的または機械的削成工具を回路パターンに添
て移動させること、によって成し得る。

出させる。すなわちインキ・レジスト(5)、
無電解銅メッキ(2a)および凹域(3)にお
いて基板表面(10)より突出する電解銅メッ
キ(2b)を除去する。[図(d)]

このようにして作成されたプリント配線板は、
図面(第1図(d))に示すように、銅層(2a)(2b)
すなわち回路(2)は、基板(1)に設けた凹域(3)
内に着装され、基板表面(10)から突出していない
から、基板表面(10)が擦れても断線の恐れが
ないし、また回路(2)の基板(1)への固定が堅固
なものとなり、回路のはく離等の恐れも皆無とな
り、プリント配線板の品質の良化と安定性ならび
に長寿命化が一挙に達成される。

また、プリント配線板の作成過程における回路
形成にまつわるトラブルも解消され、完成品につ
いても、これまでのように過敏な注意を払うこと
なく安心して取り扱うことが可能となるもので、
実用効果絶大である。

4. 図面の簡単な説明

第1図は、回路部の断面図をもって示した本發

上記によって形成した凹域内への導電材の着装、
すなわち回路の形成は、公知の回路形成技術を任
意に採用しこれにあたることにより成し得るが、
その一例を図面(第1図)とともに説明する。

(1). まず、上に記した技術をもって回路バタ
ーン上を凹設せしめた基板(1)の全面(凹域(3)
)やスル・ホール(4)内も含むに無電解銅
メッキ(2a)を施し、基板(1)の全面に無
電解銅メッキ層(2a)を形成する。[図(a)]

(2). 続いて、非凹域面(すなわち凹域(3)とス
ル・ホール(4)を除いた領域全面)にイン
キ・レジスト(5)を塗布する。[図(b)]

(3). 続いて、基板(1)の全面に電解銅メッキ(2
b)を施す。

ただし、インキ・レジスト(5)塗布領域
には銅メッキが着かないから、インキ・レ
ジスト(5)塗布領域以外の領域すなわち凹
域(3)およびスル・ホール(4)にのみ電解
銅メッキ層(2b)が形成される。[図(c)]

(4). 続いて、研磨等により基板表面(10)を露

明方法によるプリント配線板の作成工程図((a)～
(d))、およびプリント配線版の構造図(d)である。

符号説明

- 1 . . . 基板
- 2 . . . 回路
- 2a . . . 無電解銅メッキ層
- 2b . . . 電解銅メッキ層
- 3 . . . 凹域
- 4 . . . スル・ホール
- 5 . . . インキ・レジスト
- 10 . . . 基板表面

特許出願人 株式会社ヤマトヤ商会

第1図

